

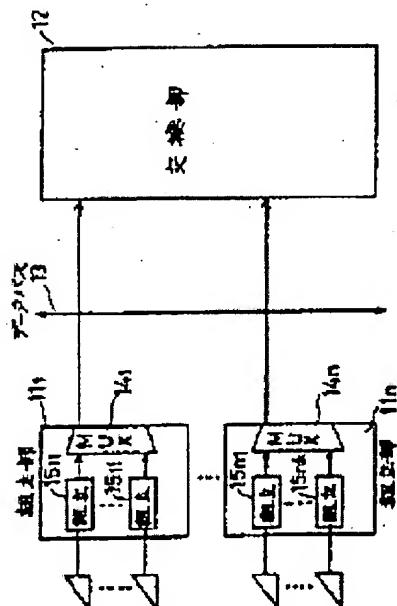
## DATA MULTIPLEX SYSTEM UTILIZING TIME DIVISION MULTIPLEX BUS

**Patent number:** JP4196635  
**Publication date:** 1992-07-16  
**Inventor:** EGUCHI OSAHIDE  
**Applicant:** FUJITSU LTD  
**Classification:**  
 - international: H04J3/00; H04J3/04; H04L12/48  
 - european:  
**Application number:** JP19900321624 19901126  
**Priority number(s):** JP19900321624 19901126

[Report a data error here](#)

### Abstract of JP4196635

**PURPOSE:** To reduce the scale of the hardware at an exchange section by using plural composition sections to apply time division multiplex to asynchronous data of plural channels and transferring the result to a data bus at a band assigned in advance to itself. **CONSTITUTION:** A composition section 11n uses composition circuits 15n1-15nk to compose k-channels of data as prescribed asynchronous data separately and applies time division multiplex to them at a multiplex section 14n. Then composition sections 111-11n transfer data subject to time division multiplex to a data bus 13 at a band assigned to the data bus 13 itself. Thus, number of synchronizing circuits and memories by accommodated channels are not required for an exchange section 12 and number of the buffer memories and the synchronizing circuits the same as the number (n) of the composition sections 111-11n is provided and data are extracted and stored for each allocated band and when one data is stored in each buffer memory, exchange is attained. Thus, the hardware scale of the exchange section is reduced.



Data supplied from the **esp@cenet** database - Worldwide

## ⑫公開特許公報(A) 平4-196635

⑬Int.Cl.<sup>5</sup>H 04 J 3/04  
3/00  
H 04 L 12/48

識別記号

府内整理番号

⑭公開 平成4年(1992)7月16日

Z 7117-5K  
A 7117-5K

7830-5K H 04 L 11/20

Z

審査請求 未請求 請求項の数 1 (全6頁)

⑮発明の名称 時分割多重バスを利用したデータ多重方式

⑯特 願 平2-321624

⑰出 願 平2(1990)11月26日

⑱発明者 江口修英 福岡県福岡市博多区博多駅前2丁目3番7号 富士通九州  
デジタル・テクノロジ株式会社内

⑲出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳代理人 弁理士 伊東忠彦 外2名

## 明細書

## 3. 発明の詳細な説明

## 1. 発明の名称

時分割多重バスを利用したデータ多重方式

## 2. 特許請求の範囲

複数の非同期データ組立部(111～11n)と交換部(12)との間で、同期転送モードのデータバス(13)を利用して時分割多重された非同期データの転送を行なう時分割多重バスを利用したデータ多重方式において、

前記複数の組立部(111～11n)は、夫々組立てた複数チャネルの非同期データを時分割多重する多重化部(141～14n)を有し、該多重化部(141～14n)よりの多重データを自己に予め割り当てられた帯域で前記データバス(13)へ転送することを特徴とする時分割多重バスを利用したデータ多重方式。

## 【概要】

同期転送モードのデータバスに非同期のデータも多重して転送する時分割多重バスを利用したデータ多重方式に関し、

交換部のハードウェア規模を小さくすることを目的とし、

複数の非同期データ組立部と交換部との間で、同期転送モードのデータバスを利用して時分割多重された非同期データの転送を行なう時分割多重バスを利用したデータ多重方式において、前記複数の組立部は、夫々組立てた複数チャネルの非同期データを時分割多重する多重化部を有し、該多重化部よりの多重データを自己に予め割り当てられた帯域で前記データバスへ転送するよう構成する。

## 【産業上の利用分野】

本発明は時分割多重バスを利用したデータ多重

方式に保り、特に同期転送モードのデータバスに非同期のデータも多重して伝送するデータ多重方式に関する。

近年、情報通信に対するユーザの要望の高度化に伴い、大量のデータを高速に伝送でき、しかも多種類のメディアを統合して扱うことができる高速マルチメディア通信網が要求されている。このため、情報発生タイミングが端末間で非同期な、非同期転送モード(ATM)のような技術が必要であり、既存の回線を用いてATMのような通信を行なうには、装置内の同期転送モード(STM)のデータバスに非同期のデータを時分割多重させる必要がある。

#### (従来の技術)

第5図は従来の時分割多重バスを利用したデータ多重方式の一例の概略構成図を示す。同図中、 $1_1 \sim 1_4$  は夫々セル組立部で、チャネルに対応して設けられている。セル組立部  $1_1 \sim 1_4$  は音声、データ、動画像などの、ペアラ速度やバース

される。

第5図のセル交換部4はデータバス3からの上記時分割多重データ(ヘッダ含む)をチャネル毎に設けたセル同期部  $5_1 \sim 5_4$  で別々に受信し、ここでサイクリック・リダンダンシイ・チェック(CRC)コードなどを用いた誤りチェックを行ない、誤りなしのときは入力データが同期していると判断して入力データを次段のFIFO  $6_1 \sim 6_4$  へ供給する。

FIFO  $6_1 \sim 6_4$  で夫々格納されたデータは、セル交換部4内でそのヘッダを通話路内の各単位スイッチハードウェアが自律的に読みとて得た情報に基づきルーティングされる。

#### (発明が解決しようとする課題)

しかるに、上記の従来方式ではセル交換部4内のセル同期部  $5_1 \sim 5_4$  や FIFO  $6_1 \sim 6_4$  が、セル組立部  $1_1 \sim 1_4$  の入力データチャネル数に1対1に対応して設けられているため、収容チャネル数が多くなるほどセル交換部4のハードウェ

ア性が異なる種々のメディア情報(以下、これらを総称してデータという)が入力され、これらを固定長の塊にセル化(パケット化)し、この情報に宛先等のルーティング情報であるヘッダを付加して「セル」と称する単位の組立てを行なってから、FIFO  $2_1 \sim 2_4$  夫々に格納する。

FIFO  $2_1 \sim 2_4$  に夫々或る一定長のデータが格納されると、セル組立部  $1_1 \sim 1_4$  は格納データ(セル)を所定のタイミングでデータバス3へ送出する。ここで、データバス3で伝送されるデータ1フレーム(Frame)は、タイムスロット(TS)0から511までの512タイムスロットあるものとすると、FIFO  $2_1$  からの第1チャネルCH #1のデータは第6図に1で示す所定番目のタイムスロットのタイミングで送出される。同様にして、他のFIFO  $2_2 \sim 2_4$  からの各チャネルCH #2～#4のデータは同図に7～7で示す如く、各々予め割り当てられた別々のタイムスロットのタイミングで送出される。

以下、フレーム同期単位で上記の動作が繰り返

ア規模が増大し、コストが高くなるという問題がある。

本発明は上記の点に鑑みなされたもので、交換部のハードウェア規模を小さくし得る時分割多重バスを利用したデータ多重方式を提供することを目的とする。

#### (課題を解決するための手段)

第1図は本発明の原理構成図を示す。本発明は、組立部  $1_{11} \sim 1_{14}$  と交換部  $1_{21} \sim 1_{24}$ との間で、同期転送モードのデータバス13を利用して時分割多重された非同期データの転送を行なうデータ多重方式において、組立部  $1_{11} \sim 1_{14}$  の夫々は、組立てた複数チャネルの非同期データを時分割多重する多重化部  $1_{41} \sim 1_{44}$  を有し、多重化部  $1_{41} \sim 1_{44}$  よりの多重データを自己に予め割り当てられた帯域でデータバス13へ転送する。

#### (作用)

第1図において、組立部  $1_{11} \sim 1_{14}$  は各チャネルの

データを組立回路 15<sub>11</sub>～15<sub>12</sub> で別々に所定の非同期データとして組立てた後、それらを多重化部 (MUX) 14<sub>1</sub> で時分割多重する。同様に、組立部 11<sub>1</sub> は k チャネルのデータを組立回路

15<sub>13</sub>～15<sub>14</sub> で別々に所定の非同期データとして組立てた後、それらを多重化部 (MUX) 14<sub>2</sub> で時分割多重する。

組立部 11<sub>1</sub>～11<sub>2</sub> は次に多重化部 14<sub>1</sub>～14<sub>2</sub> で時分割多重したデータを、データバス 13 の自己に割り当てられた帯域でデータバス 13 へ転送する。第 2 図はこのときのデータバス 13 の帯域割り当てを説明する図で、組立部 11<sub>1</sub> からの多重データは 1 フレーム中の x+1 番目と x+2 番目のタイムスロット TS<sub>x+1</sub>, TS<sub>x+2</sub> で転送され、組立部 11<sub>2</sub> からの多重データは 1 フレーム中の y+1 番目と、y+2 番目及び y+3 番目のタイムスロット TS<sub>y+1</sub>, TS<sub>y+2</sub>, TS<sub>y+3</sub> で転送されることを示している。

従って、本発明ではデータバス 13 を介して上

記の時分割データが入力される交換部 12 は、収容チャネル数分の同期回路及びメモリは不要となり、組立部 11<sub>1</sub>～11<sub>2</sub> の数 n と同じ数のバッファメモリ及び同期回路を有し、上記の割り当てられた帯域毎にデータを抽出及び格納し、各バッファメモリに 1 データ分が蓄積された時点で交換を行なうことができる。

#### 〔実施例〕

第 3 図は本発明の一実施例の構成図を示す。本実施例は前記した組立部 11<sub>1</sub>～11<sub>2</sub> のチャネル数  $\ell$ , k が夫々 “4” で、ATM セルの多重の例である。第 3 図において、第 1 チャネル～第 4 チャネルの端末で非同期で発生されたデータは、端末インタフェース (INF) 21<sub>1</sub>, 21<sub>2</sub> を介してデータバス 22 へ送出され、その後セル組立／分解部 23<sub>1</sub> (前記組立部 11<sub>1</sub> に相当) 内のセル組立部 24<sub>1</sub>～24<sub>4</sub> で各チャネル毎に数バイトの ATM セルに組立てられる。セル組立部 24<sub>1</sub>～24<sub>4</sub> からの ATM は夫々対応するバッ

ファメモリとしての FIFO 25<sub>1</sub>～25<sub>4</sub> に格納された後、多重化部 (MUX) 26<sub>1</sub> へ転送される。

同様に、第 5 チャネル～第 8 チャネルの端末で非同期で発生されたデータは、端末 INF 21<sub>3</sub> 又は 21<sub>4</sub> 、データバス 22 を介してセル組立／分解部 23<sub>2</sub> (前記組立部 11<sub>2</sub> に相当) 内に入力され、チャネル別にセル組立部 24<sub>5</sub>～24<sub>8</sub> で ATM セルに組立てられた後バッファメモリとしての FIFO 25<sub>5</sub>～25<sub>8</sub> を介して MUX 26<sub>2</sub> に転送される。なお、セル組立／分解部は全部で n 個あるが、第 3 図には図示の便宜上、2 個のみ図示してある。

データバス 27 は時分割多重データを転送するバスで、第 4 図に示すようにセル組立／分解部 23<sub>3</sub> に対しては全部で 512 タイムスロット (TS) からなる 1 フレーム中、x+1 番目と x+2 番目のタイムスロット TS<sub>x+1</sub>, TS<sub>x+2</sub> に帯域を予め割り当て、セル組立／分解部 23<sub>4</sub> に対しては 1 フレーム中、y+1 番目と y+2 番目のタイ

ムスロット TS<sub>y+1</sub>, TS<sub>y+2</sub> に帯域を予め割り当てている。

これにより、第 4 図 (A)～(C) に示すように第 1 チャネル、第 5 チャネルの各データが各フレーム中所定の 2 タイムスロットで順次転送された後、同図 (C)～(E) に示すように第 2 チャネル、第 7 チャネルの各データが各フレーム中、所定の 2 タイムスロットで順次転送される。続いて第 4 図 (F)～(H) に示すように第 3 チャネル、第 5 チャネルの各データが各フレーム中、所定の 2 タイムスロットで順次転送された後、同図 (H), (I) に示す如く第 4 チャネル、第 6 チャネルの各データが順次転送される。以下、上記と同様の動作が繰り返される。

このようにしてデータバス 27 で時分割多重されたセルは、第 3 図のセル交換部 28 (第 1 図の交換部 12 に相当) 内のセル同期部 29<sub>1</sub>～29<sub>4</sub> に入力され、ここでデータバス 27 の帯域に基づいて、多重化部 26<sub>1</sub>, 26<sub>2</sub> からの各セルのうち、多重化部 26<sub>1</sub> からのセルはセル同期

部29<sub>1</sub>で抽出され、多重化部26<sub>1</sub>からのセルはセル同期部29<sub>2</sub>で抽出され、更に夫々データの先頭を見付けるために同期をとられた後、FIFO30<sub>1</sub>～30<sub>2</sub>のうち対応するFIFO30<sub>1</sub>、30<sub>2</sub>に夫々格納される。なお、図示しないセル組立／分解部23<sub>1</sub>～23<sub>2</sub>からのセルはセル同期部29<sub>3</sub>～29<sub>4</sub>に入力される。

FIFO30<sub>1</sub>～30<sub>2</sub>に1セル以上のデータが蓄積された時点で、スイッチ部31が各セル中のヘッダに基づいて指定された相手の回線へFIFO30<sub>1</sub>～30<sub>2</sub>からのデータを振り分けるスイッチングを行なう。スイッチ部31からのデータはFIFO32<sub>1</sub>～32<sub>2</sub>のうち、振り分け先のFIFOに格納された後、データバス33を介して回線INFへ転送される。

なお、相手先からのデータはセル交換部28内のセル同期部34<sub>1</sub>～34<sub>2</sub>に夫々入力され、各々割り当てられた帯域のデータが抽出され、更にデータの先頭を見付けるために同期をとられた後、FIFO35<sub>1</sub>～35<sub>2</sub>を通してスイッチ部

31に入力される。スイッチ部31でスイッチングされたデータはFIFO36を通してセル組立／分解部23<sub>1</sub>、23<sub>2</sub>内の分離化部(DMU X)（図示せず）に入力され、指定チャネルを収容するDMUXでヘッダに基づいて抽出される。

#### 〔発明の効果〕

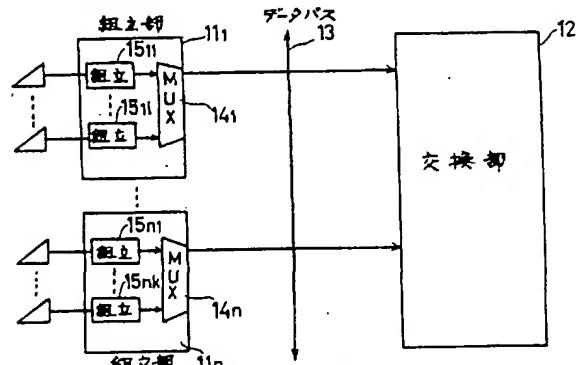
上述の如く、本発明によれば、交換部における同期回路やバッファメモリの数を、収容チャネルの数でなく、複数チャネルのデータを多重化する組立部の数に低減することができるため、交換部のハードウェア規模を削減することができ、また装置をコストダウンできる等の特長を有するものである。

#### 4. 図面の簡単な説明

第1図は本発明の原理構成図、

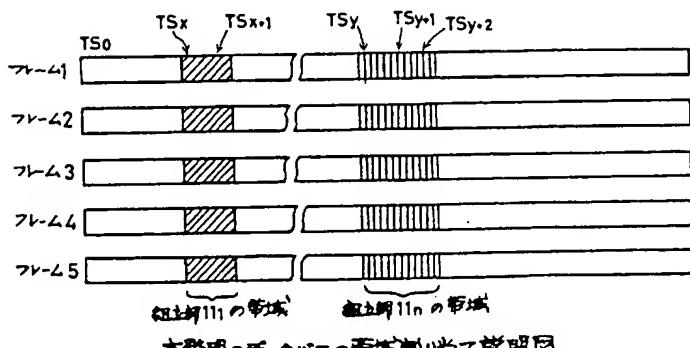
第2図は本発明のデータバスの帯域割り当て説明図、

第3図は本発明の一実施例の構成図、



本発明の原理構成図

第1図



本発明のデータバスの帯域割り当て説明図

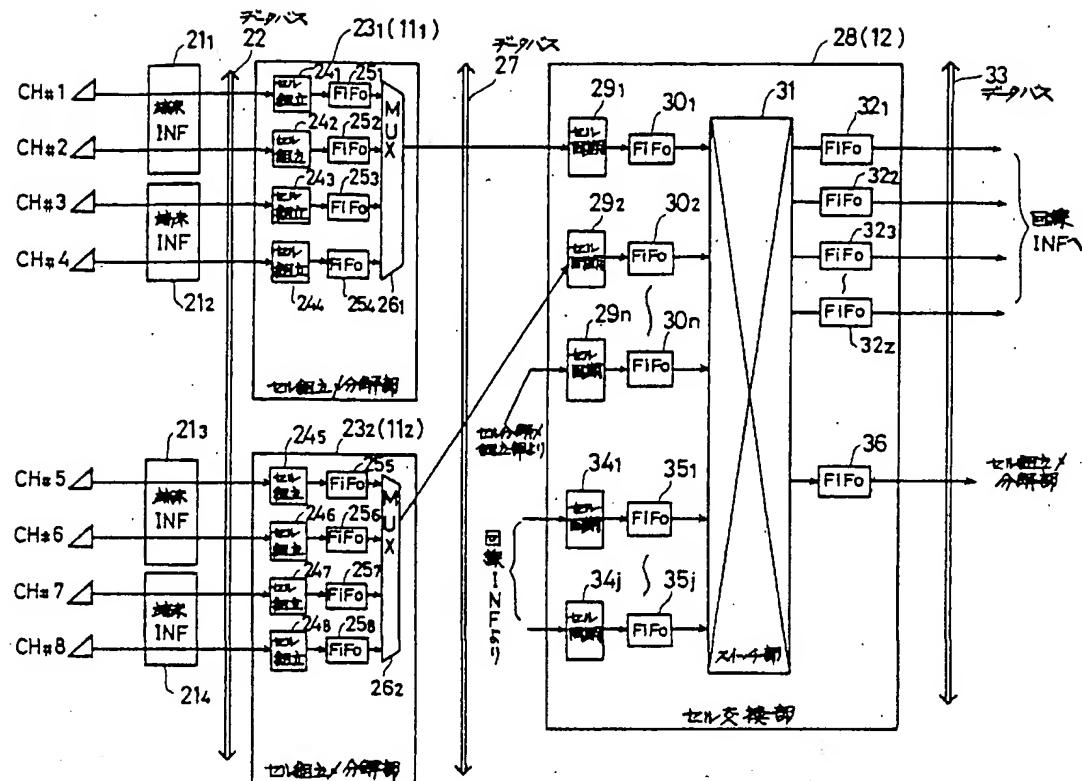
特許出願人 富士通株式会社

代理人 弁理士 伊東忠彦

同 弁理士 松浦兼行

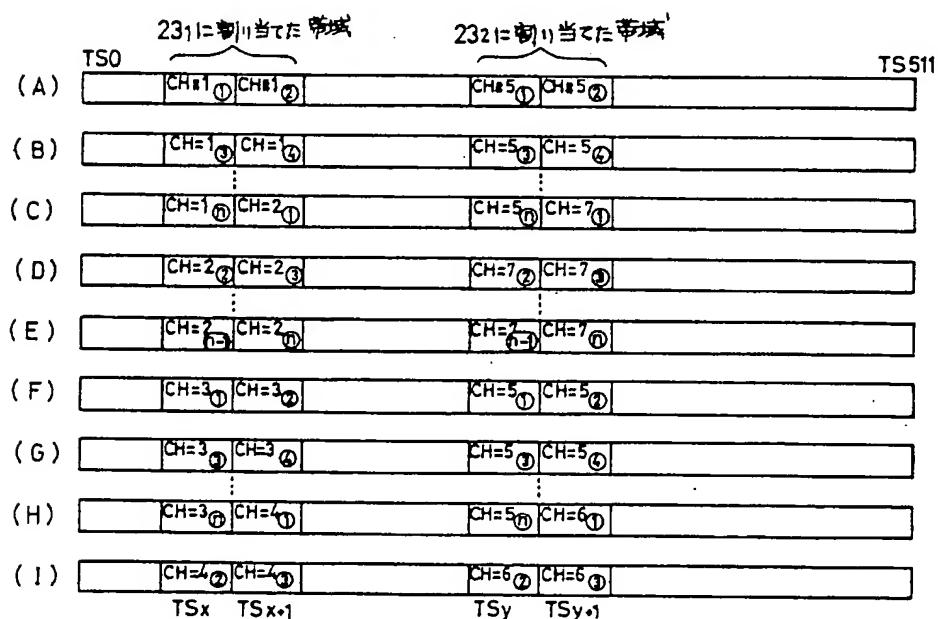
同 弁理士 片山敏平

第2図



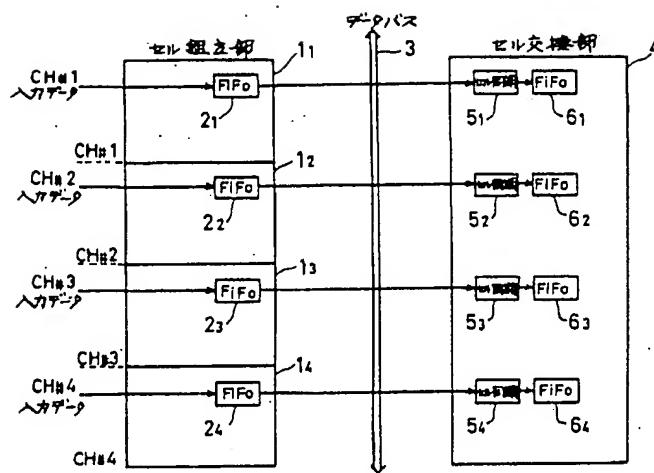
本発明の一実施例の構成図

第3図



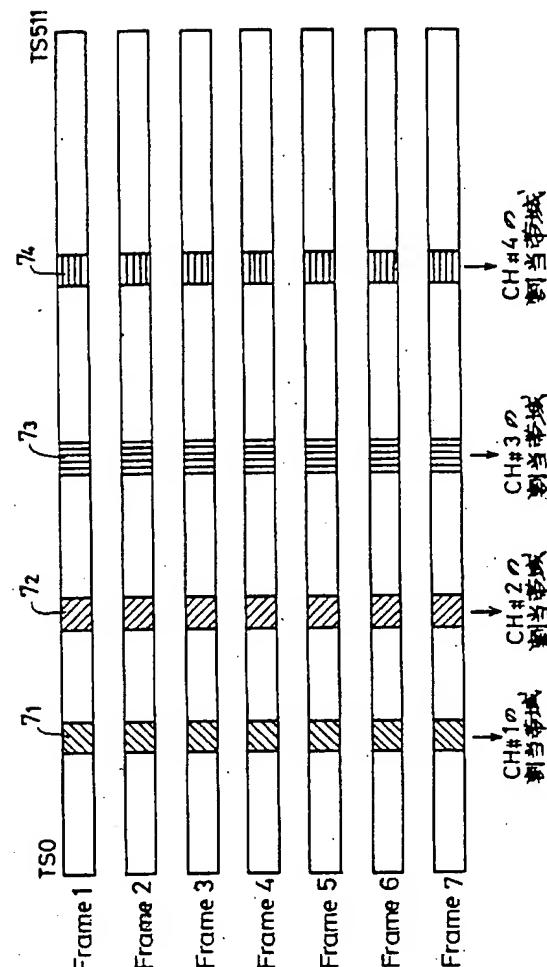
第3図のデータバスの帯域割り当て説明図

第4図



従来の一例の構成図

第5図



従来方式のデータバス帯域の割り当てを示す図

第6図